

WPIL - (C) Derwent Info. 1998- image

AN - 96-495206 [49]

TI - Flip-chip electronic component connection for mobile communication appts. - involves sealing gap between wiring board and semiconductor chip by filling gap with magnetic substance powder contg. epoxy] resin

PA - (TOSA ) TOSHIBA AVE KK  
(TOKE ) TOSHIBA KK

PN - J08255811 A 961001 DW9649 H01L-021/60 005pp

PR - 95JP-057028 950316

IC - H01L-021/60

AB - J08255811 The method involves using a wiring board (13), which comprises a wiring pattern (12) formed on an insulated substrate (11). A semiconductor chip (16) has a hump (15) formed on a bonding pad (14). This bump is made to position on the wiring pattern of the wiring board through an electrically conductive adhesive agent (17).

A magnetic substance powder (18) having insulation nature is made up of resin such as dispersed and mixed epoxy. This powder is used to seal the gap between the wiring board and semiconductor chip. A sealing resin (19) is used to seal the sides of semiconductor chip.

USE/ADVANTAGE - For data communication, image communication. Absorbs noise emitted from bonding pad by magnetic substance powder. Surpasses electrical properties. Obtains easy method of connecting small electronic component.

(Dwg.1/7)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-255811

(43) 公開日 平成8年(1996)10月1日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/60	3 1 1		H 0 1 L 21/60	3 1 1 S

審査請求 未請求 請求項の数13 O L (全 5 頁)

(21) 出願番号	特願平7-57028	(71) 出願人	000003078 株式会社東芝 神奈川県川崎市幸区堀川町72番地
(22) 出願日	平成7年(1995)3月16日	(71) 出願人	000221029 東芝エー・ピー・イー株式会社 東京都港区新橋3丁目3番9号
		(72) 発明者	斉藤 康人 東京都港区新橋3丁目3番9号 東芝エー・ピー・イー株式会社内
		(72) 発明者	前川 陽子 神奈川県横浜市磯子区新杉田町8番地 株式会社東芝マルチメディア技術研究所内
		(74) 代理人	弁理士 須山 佐一

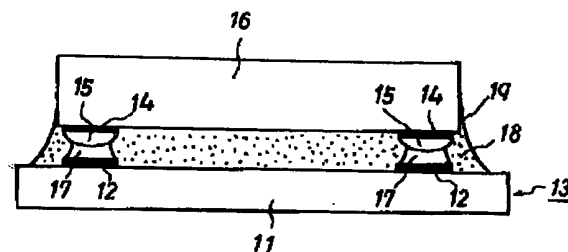
最終頁に続く

(54) 【発明の名称】 電子部品の接続装置

(57) 【要約】

【目的】 ノイズ除去部品を用いることなく、耐ノイズ性に優れた電子部品の接続を行う。

【構成】 絶縁基板11上にエッチングにより形成された配線パターン12を固着して配線基板13を形成する。次に、ボンディングパッド14上にパンプ15が形成された半導体チップ16を、導電性接着剤17により、配線基板13の所定の位置にフェースダウンで接続する。絶縁性を有する磁性体粉末18が分散・混入されたエポキシなどの樹脂を用いて、半導体チップ16と配線基板13の間隙および半導体チップ16の側面を覆うようにして封止を行う。半導体チップ16のボンディングパッド14の周囲が絶縁性を有する磁性体粉末18により覆われるため、ボンディングパッド14から発生する放射ノイズが吸収できる。



## 【特許請求の範囲】

【請求項1】 絶縁基板上に回路パターンを固着して形成してなる配線基板と、

主面に前記回路パターンの所望箇所に電氣的に接続するためのボンディングパッドを有する電子部品と、フェースダウンにより前記電子部品を前記回路パターンの所望箇所に電氣的に接続するための接続部材と、前記電子部品と前記配線基板の間隙内に配置された電波吸収または電波反射を行うためのシールド部材とから構成してなることを特徴とする電子部品の接続装置。

【請求項2】 前記電波吸収を行うためのシールド部材は、前記電子部品を前記配線基板上に固着するための固着部材内に分散配置してなることを特徴とする請求項1記載の電子部品の接続装置。

【請求項3】 前記電波吸収または電波反射を行うためのシールド部材は、前記配線基板上または内部の、少なくとも前記電子部品が搭載される位置に、膜状に形成してなることを特徴とする請求項1記載の電子部品の接続装置。

【請求項4】 前記電波吸収または電波反射を行うためのシールド部材は、前記電子部品上または内部に、膜状に形成してなることを特徴とする請求項1記載の電子部品の接続装置。

【請求項5】 前記電波吸収または電波反射を行うためのシールド部材は、前記配線基板と前記電子部品の間に、薄板状部材として介在してなることを特徴とする請求項1記載の電子部品の接続装置。

【請求項6】 前記膜状または薄板状に形成されたシールド部材の、前記電子部品のボンディングパッド部に対応する位置に、開口部を有してなることを特徴とする請求項3または請求項4または請求項5記載の電子部品の接続装置。

【請求項7】 前記電波吸収を行うためのシールド部材は、前記接続部材に被着してなることを特徴とする請求項1記載の電子部品の接続装置。

【請求項8】 前記接続部材は、金属粉末であることを特徴とする請求項7記載の電子部品の接続装置。

【請求項9】 前記電波吸収を行うためのシールド部材は、絶縁性を有する磁性体であることを特徴とする請求項1記載の電子部品の接続装置。

【請求項10】 前記絶縁性を有する磁性体は、フェライトであることを特徴とする請求項10記載の半導体チップの接続装置。

【請求項11】 前記電波反射を行うためのシールド部材は、基準電位を有する金属であることを特徴とする請求項1記載の電子部品の接続装置。

【請求項12】 前記電子部品は、半導体チップであることを特徴とする請求項1記載の電子部品の接続装置。

【請求項13】 前記電子部品は、複数個の素子を有する複合部品であることを特徴とする請求項1記載の電子

部品の接続装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、半導体チップあるいは表面が平坦性を有する複合部品などを、フェースダウンにより配線基板上に接続するフリップチップ電子部品の接続装置に関する。

【0002】

【従来の技術】近年、高度情報化社会の進展に伴い、通信分野においては、携帯電話などの移動体通信機器が急速に普及し、またデータ通信や画像通信が発展してきた。これらは、今後ますます高速・高機能化、高周波化が進むことが予想され、また機器の小型化も急速に進むと考えられる。これらに対応するため、特に半導体を配線基板上に実装する方法としては、半導体チップをフェースダウンにより配線基板上に接続するフリップチップ接続が、小型化・高速化に有効な実装方法として用いられている。

【0003】図7を用い、従来のフリップチップ部品の接続方法について説明する。アルミナ、ガラスエポキシなどの絶縁基板1上にエッチング法などにより形成された銅などの配線パターン2を固着して配線基板3を形成する。ボンディングパッド4上に半田などの金属突起（パンブ）5を形成された半導体チップ6を、リフロー半田付け法、熱圧着法などの手法を用いてフェースダウンで接続し、最後に半導体チップ6の耐湿性の向上、機械的強度の向上を目的として、エポキシなどの樹脂7により封止を行うものである。

【0004】ここで、特に通信機器のような高速・高周波回路においては、ノイズの発生が問題となる。半導体チップ6から引き出された信号線などの配線パターン2が、放射ノイズのアンテナとして作用することが知られている。10MHz以上の高周波領域においては、空間での結合が急激に増加するため、高周波回路からの結合によって電源系にノイズが放出されやすい。

【0005】このようなノイズの対策としては、図7に示したように、半導体チップ6から引き出された信号線などの配線パターン2に対して直列に、フェライトビーズフィルタ8を介挿接続する方法が行われている。高周波におけるフェライトの透磁率は、複素量として表すことができるが、周波数が高くなるにつれて透磁率 $\mu'$ 成分の分散現象を生じ、その値は低下してくる。それに伴い、虚数部である透磁率 $\mu''$ が相対的に高くなり、 $\mu''/\mu'$ で表されるコア損失（ $\tan \delta$ ）が増大する。これを利用し、高周波の伝導ノイズを $\mu'$ 成分によりフェライトコア内に誘導し、その誘導された高周波ノイズを $\mu''$ 成分によりコア内で吸収し、放射ノイズを抑制するものである。

【0006】図7においては、チップタイプのフェライトビーズフィルタ8を例に挙げて説明したが、その他、

コンデンサ、インダクタを使用しても、同様の効果を得ることができる。この場合、一般的にはコンデンサとインダクタを組み合わせたフィルタを構成して用いる場合が多い。

【0007】このように、高速や高周波回路においては、ノイズ対策は不可欠であり、従来はノイズを抑制するためのノイズ除去部品を用いることにより、その対応を行ってきた。従って、半導体チップ6をフリップチップ実装法を用いて高密度に実装しても、部品点数の増大から回路基板の小型化には限界があり、通信機器などにおける小型化の妨げとなっていた。また、半導体チップ6の実装構造に限らず、高速や高周波回路においては、他の電子部品でも同様の不具合があった。

【0008】

【発明が解決しようとする課題】上記した従来の電子部品の接続装置では、ノイズの発生を防止することができず、所望の回路に加えて、ノイズ除去部品を用いる必要があり、回路基板の小型化の妨げになる、という問題があった。

【0009】この発明は、ノイズ除去部品を用いることなく、耐ノイズ性に優れた電子部品の接続装置を提供することを目的とする。

【0010】

【課題を解決するための手段】この発明による電子部品の接続装置は、絶縁基板に回路パターンを固着した配線基板と、主面に前記回路パターンの所望箇所に電気的に接続するためのボンディングパッドを有する電子部品と、フェースダウンにより前記電子部品を前記回路パターンの所望箇所に電気的に接続するための接続部材と、前記電子部品と前記配線基板の間隙内に配置された電波吸収または電波反射を行うためのシールド部材とからなることを特徴とする。

【0011】

【作用】上述した構成により、電子部品のボンディングパッドの周囲が、絶縁性を有するシールド部材により覆われるため、高周波用の電子部品のボンディングパッドから発生する放射ノイズが吸収できる。これにより新たなノイズ除去部品を用いることなく、耐ノイズ性に優れ、かつ小型な電子部品の接続装置を実現することができる。

【0012】

【実施例】以下、この発明の実施例について図面を参照しながら詳細に説明する。図1は、この発明の一実施例を説明するための構成図である。図1において、アルミナ、ガラスエポキシ樹脂などの絶縁基板11上にエッチング法などにより形成された銅などの配線パターン12を固着して配線基板13を形成する。次に、ボンディングパッド14上に金などのバンプ15がメッキ法、ボールバンプ法などにより形成された半導体チップ16を、導電性接着剤17により、配線基板13の所定の位置に

フェースダウンで接続する。その後、フェライトなどの絶縁性を有する磁性体粉末18が分散・混入されたエポキシ樹脂などの封止樹脂19を用いて、半導体チップ16と配線基板13の間隙および半導体チップ16の側面を覆うようにして封止を行う。

【0013】このような接続構造をとることにより、半導体チップ16のボンディングパッド14の周囲が、絶縁性を有する磁性体粉末18により覆われるため、例えば高周波半導体チップを用いた場合に、ボンディングパッド14から発生する放射ノイズが、従来例に記載したフェライトのノイズ吸収の原理から、封止樹脂19中に分散・混入された磁性体粉末18によって吸収できる。また、1つの半導体チップが複数の回路ブロックにより構成されている場合、ボンディングパッドから発生する放射ノイズ以外に、各回路ブロック間の干渉を防止するという効果も得られる。

【0014】ここで、フェライトのノイズ吸収効果について実験した結果を述べる。50MHz～1800MHzの高周波信号の入出力端子を、それぞれ特性インピーダンス50Ωで終端し、入力端子から出力端子までの距離を約20mm離して配置した。その一端の周囲を一面のみ解放して金属板で囲み、解放部に被測定物を配置してノイズ除去効果を調べた。

【0015】フェライト粉末が分散・混入されたエポキシ樹脂を約1mmの厚さで配置した場合、解放状態に比べて、特に900MHz以上で約10dBノイズレベルを低減することができた。また、厚さ約1mmのフェライト焼結体を配置した場合は、1GHz以下で約10dBノイズレベルを低減することができ、それ以上の高周波領域では効果が得られなかった。

【0016】これは、焼結体のフェライトの透磁率が通常600～1000なのに対し、粉末形状のフェライトの場合は、10前後まで大幅に低下するため、ノイズ吸収効果が、

$$\mu(\text{透磁率}) \times f(\text{周波数}) = \text{一定}$$

の関係にあることから、粉末形状はGHz帯域で、焼結体はMHz帯域でそれぞれ効果が現れた。

【0017】この実施例の構造においては、フェライトが粉末形状となるため、特にGHz帯域の高周波領域でより大きなノイズ吸収効果が得られるが、配線基板13全体のシールドを考えた場合は、例えば金属キャップで覆うなどの簡易的なシールド構造と併用することで、十分なシールド効果を得ることができる。

【0018】ここで、封止樹脂19中に分散・混入した磁性体粉末18の大きさは、バンプ15の高さにより異なるが、封止樹脂19の流動性を考慮すると、バンプ15の高さの約1/3以下の粒径が望ましい。また、封止樹脂19中に磁性体粉末18を混入する割合は、多いほどノイズ吸収効果が高まるが、封止樹脂19の流動性が損なわれない程度に抑える必要がある。

【0019】また、この実施例において、半導体チップ16の接続方法として導電性接着剤17を用いて説明したが、この接続方法についてはこの限りではなく、例えば半田バンプを用いた半田接続、封止樹脂の収縮力を利用した圧接による接続など、いかなる接続法であってもかまわない。

【0020】次に、図2を用いこの発明の他の実施例について説明する。アルミナ、ガラスエポキシなどの絶縁基板11上に、エッチング法などにより形成された銅などの配線パターン12を固着して配線基板13を形成する。さらに、ボンディングパッド14上に金などのバンプ15がメッキ法、ボールバンプ法などにより形成された半導体チップ16を、導電性接着剤17により、配線基板13の所定の位置にフェースダウンで接続する。

【0021】このとき、図3に示す半導体チップ16のボンディングパッド14に対向する位置に開口部20を有するフェライトなどの絶縁性を有する磁性体薄板21を、半導体チップ16と配線基板13の間に介在させ、磁性体薄板21に形成された開口部20を通して、半導体チップ16と配線基板13の間を電氣的に接続する。この接続を行うとき、開口部20にあらかじめ導電性接着剤などの導電性材料を印刷法などにより充填させておくと、より信頼性の高い接続が可能となる。その後、エポキシ樹脂などの封止樹脂19を用いて、半導体チップ16と配線基板13の間隙および半導体チップ16の側面を覆うように封止を行う。

【0022】このような接続構造をとることにより、上記した実施例と同様の効果を得ることができるが、ここでは薄板状のフェライトを用いたため、特に上述した実験結果から、MHz帯域でより大きな効果が得られる。

【0023】図4は、この発明のもう一つの他の実施例を説明するための断面図である。この実施例は図2の実施例での、絶縁性を有する磁性体薄板の変えて、磁性体膜を配線基板上に形成したものである。

【0024】図4において、配線基板13上の半導体チップ16が接続されるランド部以外の部分に、印刷法などを用いてフェライトなどの絶縁性を有する磁性体膜41を形成する。次にボンディングパッド14上に金などのバンプ15がメッキ法、ボールバンプ法などにより形成された半導体チップ16を、導電性接着剤17により、配線基板13の所定の位置にフェースダウンで接続し、最後に、エポキシ樹脂などの封止樹脂19を用いて、半導体チップ16と配線基板13の間隙および半導体チップ16の側面を覆うように封止を行ったものである。

【0025】このような構造によっても、上記した各実施例と同様の効果を得ることができる。なお、ここでは磁性体膜41を配線基板13上に形成した例を示したが、半導体チップ上に印刷法などで形成してもよい。

【0026】上記した各実施例では半導体チップ16の

接続方法として導電性接着剤17を用いて説明したが、これに限らず半田による接続などでも可能であり、接続方法についてはこの限りではない。また、各実施例においては、半導体チップ16と配線基板13の間に絶縁性を有する磁性体を介在させた例を述べたが、例えば接地、電源などの基準電位を有する金属などの電波反射部材を介在させても、放射ノイズの防止効果をえることができる。

【0027】図5は、この発明のさらにもう一つの他の実施例を示すものである。この実施例は、半導体チップ16と配線基板13とを接続する接続部材に電波吸収部材を被着したものである。

【0028】すなわち、半導体チップ16を配線基板13上に、図6に示すエポキシ樹脂などの絶縁層52中に分散配置された金、半田などの金属粉末53の表面に、フェライトなどの絶縁性を有する磁性体膜54を蒸着法などにより被着させた異方性導電膜51を介在させ、熱圧着法などにより接続を行う。半導体チップ16と配線基板13の電氣的接続は、加圧により金属粉末53の表面に被着された磁性体膜54の一部を破壊して、金属部分を露出させることにより、電氣的な接続を行う。

【0029】このような接続構造をとることにより、半導体チップ16のボンディングパッド14の周囲が、絶縁性を有する磁性体膜54により覆われるため、上記した各実施例と同様の効果を得ることができる。

【0030】なお、ここでは金属粉末の表面に磁性体膜54を形成したが、金属粉末の表面に磁性体微粉末または、絶縁性樹脂中に磁性体微粉末を混入された磁性体膜を被着させても同様の効果が得られる。また、接続部材として異方性導電膜を用いず、金属粉末のみで接続を行う場合においても可能であり、同様の効果が得られる。

【0031】上記した各実施例は、半導体チップを例にとって説明してきたが、例えば表面が平坦性を有し、かつ表面に配線基板との接続用パッドを有する素子内蔵基板などの複合部品であっても、同様の構造、効果を得ることが可能であり、用いる電子部品は半導体チップに限るものではない。

【0032】このような構成にすることにより、半導体チップなど電子部品の接続端子部の周囲に電波吸収部材または電波反射部材が配置されているため、接続端子部から発生する放射ノイズを吸収することができ、電気特性に優れ、かつ小型な電子部品の接続を得ることができる。

【0033】

【発明の効果】以上説明したように、この発明の電子部品の接続装置によれば、ノイズ除去部品を用いることなく、電気特性に優れ、かつ小型な電子部品の接続を得ることができる。

【図面の簡単な説明】

【図1】 この発明の一実施例を説明するための断面図。

【図2】 この発明の他の実施例を説明するための断面図。

【図3】 図2の主要部の部品を説明するための斜視図。

【図4】 この発明のもう一つの他の実施例を説明するための断面図。

【図5】 この発明のさらにもう一つの他の実施例を説明するための断面図。

【図6】 図6の実施例の主要部分の一部を拡大して示し

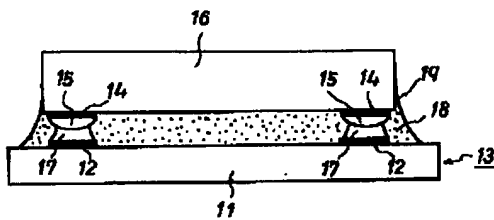
た断面図。

【図7】 従来のフリップチップ部品の接続方法について説明するための断面図。

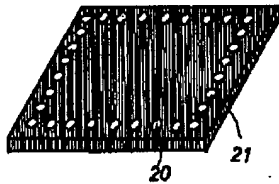
【符号の説明】

11…絶縁基板、12…配線パターン、13…配線基板、14…ボンディングパッド、15…パンプ、16…半導体チップ、17…導電性接着剤、18…磁性体粉末、19…封止樹脂、20…開口部、21…磁性体基板、41…磁性体膜、51…異方性導電膜。

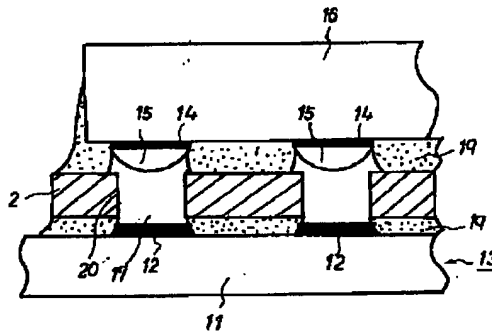
【図1】



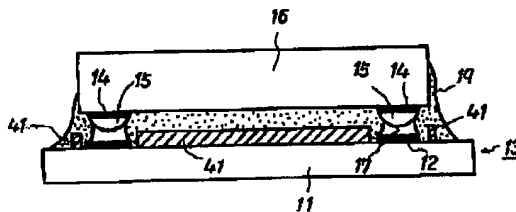
【図3】



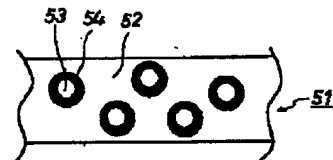
【図2】



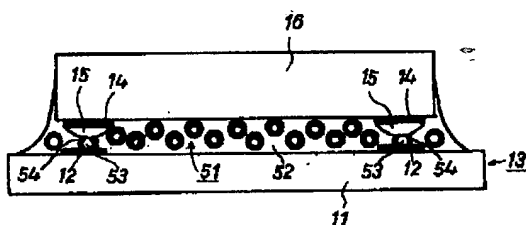
【図4】



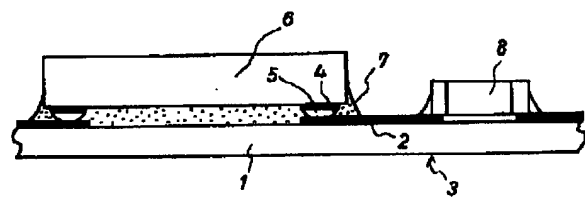
【図6】



【図5】



【図7】



フロントページの続き

(72)発明者 吉岡 心平  
神奈川県横浜市磯子区新杉田町8番地 株  
式会社東芝マルチメディア技術研究所内